

JP2002134494 A

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD
THEREFOR

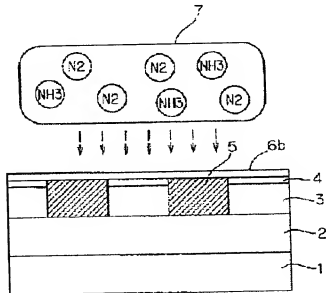
MITSUBISHI ELECTRIC CORP

Inventor(s): MATSUURA MASAZUMI

Application No. 2000319251 JP2000319251 JP, Filed 20001019, A1 Published
20020510 Published 20020510

Abstract: PROBLEM TO BE SOLVED: To provide a semiconductor device and the manufacturing method therefor, wherein it has an embedded copper- wiring structure, having an applied silicon carbide film thereto, and its leakage current can be reduced by improving the film quality of the silicon carbide film, and further, the crosstalk problems which invite malfunctions can be prevented.

SOLUTION: This semiconductor device has an embedded-wiring structure, and a third interlayer insulation film 6b provided in the periphery of a first embedded metal wiring 15 is formed out of a silicon carbide film, whose film quality is improved by projecting on it a gas plasma which contains nitrogen ions and ammonia ions.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-134494

(P2002-134494A)

(43) 公開日 平成14年5月10日 (2002.5.10)

(51) Int.Cl.⁷

識別記号

F I

テームト^{*} (参考)H 0 1 L 21/314
21/768H 0 1 L 21/314
21/90A 5 F 0 3 3
K 5 F 0 5 8
S
J

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号

特願2000-319251(P2000-319251)

(22) 出願日

平成12年10月19日 (2000.10.19)

(71) 出願人

000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者

松浦 正純

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人

100089233

弁理士 吉田 茂明 (外2名)

Fターム(参考)

5F033 HH11 MM01 QQ00 QQ09 QQ28

QQ48 QQ98 RR01 RR04 RR11

RR21 SS11 SS15 SS21 TT04

XX00 XX01 XX24

5F058 BA20 BD01 BD02 BD04 BF07

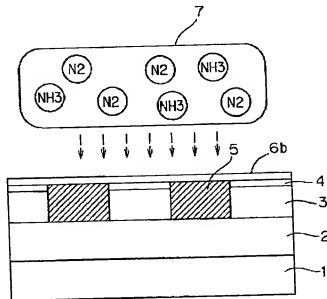
BF23 BF26 BH16 BJ02

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 シリコン炭化膜を適用した埋め込み銅配線構造を有する半導体装置において、シリコン炭化膜の膜質を改善してリーク電流を低減することができ、デバイスの誤動作を引き起こすクロストークの問題を防止することができる半導体装置およびその製造方法を提供する。

【解決手段】 この半導体装置は、埋め込み配線構造を有しており、埋め込まれる第一の金属配線15の周囲に設けられる第三の層間絶縁膜6bが、窒素イオンおよびアンモニウムイオンを含むガスプラズマが照射されて膜質改善されたシリコン炭化膜によって形成されている。



【特許請求の範囲】

【請求項 1】 埋め込み配線構造を有する半導体装置において、

配線と、

前記配線を埋め込んで絶縁する層間絶縁膜と、を備え、
前記層間絶縁膜は、シリコン炭化膜を含む複数の膜で形成され、

前記シリコン炭化膜は、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射されていることを特徴とする半導体装置。

【請求項 2】 請求項 1 に記載の半導体装置において、前記シリコン炭化膜が、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射された薄いシリコン炭化膜を積層して形成された膜であることを特徴とする半導体装置。

【請求項 3】 埋め込み配線構造を有する半導体装置の製造方法において、層間絶縁膜を形成する工程と、前記層間絶縁膜に前記配線を埋め込む工程と、を備え、前記層間絶縁膜を形成する工程は、シリコン炭化膜を含む複数の膜を形成する工程を備え、

前記シリコン炭化膜を含む複数の膜を形成する工程は、形成されたシリコン炭化膜に、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射する工程を備えることを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 3 に記載の半導体装置の製造方法において、

前記シリコン炭化膜を含む複数の膜を形成する工程は、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射された薄いシリコン炭化膜を積層する工程を備えることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造方法に関し、特に、埋め込み配線構造を有する半導体装置における層間絶縁膜の構造およびその形成方法に関するものである。

【0002】

【従来の技術】0.18ミクロン世代以降のシステムLSIにおいて、デバイスの高速度を実現するためにデバイスの信号遅延を低減することが重要である。デバイスの信号遅延は、トランジスタの信号遅延と配線遅延との和で表されるが、配線ピッチの縮小が急速に進むにつれて、トランジスタの信号遅延より配線遅延の影響が大きくなっている。配線遅延はRCの積（抵抗と層間容量との積）に比例するため、配線抵抗を低くするあるいは層間絶縁膜の容量を低減することが配線遅延を低減するために必要である。この層間絶縁膜の容量低減のための方法として、埋め込み配線構造による低誘電率層間絶縁膜と銅配線との組み合わせが盛んに検討されている。

【0003】図7ないし図10は、従来技術に係る一

般的な埋め込み銅配線の製造工程を示す模式図である。これらの図を用いて従来技術に係る製造工程を説明する。まず、図7は、1層の銅配線を形成する際の製造工程を示している。この図7の工程では、シリコン基板11上に形成されたトランジスタ等の素子を含む下部絶縁層12の上に、第一の層間絶縁膜13および第二の層間絶縁膜14が形成される。第一の層間絶縁膜13には、低誘電率層間絶縁膜が適用される。

【0004】この低誘電率層間絶縁膜に適用可能な材料を例として挙げるならば、水素化シルセスキオキサン（Hydrogen Silsesquioxane）、メチルシルセスキオキサン（Methyl Silsesquioxane）、ポリアリレーン（Polyarylether）、ベンゾシクロブテン（Benzocyclobutene）、ポリテトラフルオロエチレン（Polytetrafluoroethylene）やポーラスシリカであるセロゲル（Xerogel）、エアロゲル（Aerogel）などの回転塗布法で形成される材料や、フッ素化シリコン酸化膜（SiOF膜）、フッ素化アモルファスカーボン（CF膜）、パイレネ（Parylene）、炭化シリコン酸化膜（SiOC膜）などのCVD法（Chemical Vapor Deposition、化学気相成長法）で形成される材料などが適用可能である。このように形成される低誘電率層間絶縁膜の比誘電率は、1.8～3.0程度の値である。

【0005】また、第二の層間絶縁膜（ハードマスク膜）14としては、シリコン酸化膜（比誘電率は7.4）、シリコン酸化膜（比誘電率は4.3～4.5）およびシリコン炭化膜（比誘電率は4.3～4.7）が使用されるが、比誘電率が低いこと、膜がより硬いことから、シリコン炭化膜を適用することが好ましい。このように形成された層間絶縁膜13、14に、金属配線15を埋め込むための溝を形成し、その溝に金属（ここでは銅を使用）を埋め込むことにより、第一の金属配線15を形成する。

【0006】この第一の金属配線15の形成方法を簡単に説明する。まず、層間絶縁膜13、14中に形成された溝を含む全表面上に、スパッタ法により窒化タンタル（Ta₂N）膜（図示せず）を形成する。このTa₂N膜は、金属配線15となる銅（Cu）が層間絶縁膜13、14中に拡散するのを防止する役割をもつ。次に、スパッタ法あるいはメッキ法でCu膜を形成し、溝を完全に埋め込む。最後に、溝中以外の余分なCu膜を化学機械研磨（CMP）法により除去し、図7に示すような第一の金属配線15を形成する。なお、図7では、Ta₂N膜が省略されている。

【0007】次に、図8に示すように、このようにして形成された第一の金属配線15および層間絶縁膜13、14の層の上に、第三の層間絶縁膜16、第四の層間絶縁膜17、第五の層間絶縁膜18、第六の層間絶縁膜19、第七の層間絶縁膜20を順に形成する。

【0008】ここで、第四の層間絶縁膜17および第六

の層間絶縁膜 19 には、第一の層間絶縁膜 13 と同様に低誘電率層間絶縁膜が適用される。第三の層間絶縁膜 16 は、第一の金属配線 15 として使用されている Cu の拡散を防止する役割をもつ。この第三の層間絶縁膜 16 には、シリコン窒化膜あるいはシリコン炭化膜を適用するが、比誘電率が低いことからシリコン炭化膜を適用することがより好ましい。

【0009】第五の層間絶縁膜 18 は、配線溝のエッチングを確実にストップさせる役割をもつ。つまり、あるエッチング条件において、第六の層間絶縁膜 19 である低誘電率層間膜のエッチング速度よりも非常に小さいエッチング速度を有する材料を適用しなければならない。適用可能な材料としては、シリコン窒化膜、シリコン酸化膜およびシリコン炭化膜があるが、比誘電率が低いこと、膜がより硬いことから、シリコン炭化膜を適用することが好ましい。

【0010】第七の層間絶縁膜 20 は、第二の層間絶縁膜 14 と同様なハードマスク膜の役割を持ち、エッチングや CMP 以下層の第六の層間絶縁膜 19 である低誘電率層間膜が直接曝露されることを防止している。この膜には、第二の層間絶縁膜 14 と同様にシリコン窒化膜、シリコン酸化膜およびシリコン炭化膜が適用できるが、比誘電率が低いこと、膜がより硬いことから、シリコン炭化膜を適用することが好ましい。

【0011】次に、図 9 に示すように、金属配線 23 (図 10 参照) を埋め込むための接続孔 21 および配線溝 22 を形成する。最後に、図 10 に示すように、第二の金属配線 23 を形成する。その形成方法は第一の金属配線 15 と同様である。

【0012】このような従来技術に係る製造工程においては、①銅拡散防止膜 (16)、②エッチングストップ膜 (18)、③ハードマスク膜 (14、20) にシリコン炭化膜が適用されることが好ましい。その理由は、他の候補材料であるシリコン窒化膜、シリコン酸化膜に比較して、より比誘電率が低く、より膜が硬いことにある。

【0013】このようなシリコン炭化膜は、一般にはプラズマ CVD 法により形成される。その原料ガスには、 C_2H_2 基を含む有機シラン ($\text{SiH}_3(\text{CH}_3)_n$)、あるいはシラン (SiH_4) と炭化水素ガス (たとえば CH_4) の混合ガスが使用される。この原料ガスを使用し、1 ~ 5 Torr (1. 33 ~ 6. 65 Pa) 程度に調整された真空中においてプラズマを発生させ、ステージ温度を 300 ~ 400 °C に設定した基板ステージ上に設置したウェハ基板上にシリコン炭化膜を堆積する。

【0014】このようにして形成されたシリコン炭化膜は、図 11 のグラフ G11 に示すように、リーク電流が大きいという問題を持っている。このシリコン炭化膜は、他の候補材料であるシリコン窒化膜 (図 11 のグラフ G12 参照) と比べて、1.5 V 印加時でシリコン炭化

膜のリーク電流が約 2 桁大きい値となっている。

【0015】

【発明が解決しようとする課題】このようなリーク電流の大きい膜を層間絶縁膜として使用する場合の問題点として、隣接配線間のリーク電流の増加に伴うクロストークの問題が上げられる。この問題は、ある配線の電位状態が、隣接配線の電位状態の影響を受けるというものであり、デバイスの誤動作を引き起こす要因になる。

【0016】この点に関し、図 10 に示す構成において、シリコン炭化膜が適用されている層 (銅拡散防止膜、エッチングストップ膜、ハードマスク膜) 14、16、18、20 を見ると、いずれの層も金属配線 15、23 と接しており、リーク電流が大きい場合、上記で説明したクロストークの問題を引き起こすと考えられる。

【0017】そこで、本発明の目的は、シリコン炭化膜を適用した埋め込み銅配線構造を有する半導体装置において、シリコン炭化膜の膜質を改善してリーク電流を低減することができ、デバイスの誤動作を引き起こすクロストークの問題を防止することができる半導体装置およびその製造方法を提供することである。

【0018】

【課題を解決するための手段】本発明の請求項 1 に係る課題解決手段は、埋め込み配線構造を有する半導体装置において、配線と、前記配線を埋め込んで絶縁する層間絶縁膜と、を備え、前記層間絶縁膜は、シリコン炭化膜を含む複数の膜で形成され、前記シリコン炭化膜は、窒素イオンまたは窒素化合物イオンを少なくとも含むガスパラズマを照射するようにになっている。

【0019】本発明の請求項 2 に係る課題解決手段は、請求項 1 に記載の半導体装置において、前記シリコン炭化膜が、窒素イオンまたは窒素化合物イオンを少なくとも含むガスパラズマを照射された薄いシリコン炭化膜を積層して形成された膜であるようになっている。

【0020】本発明の請求項 3 に係る課題解決手段は、埋め込み配線構造を有する半導体装置の製造方法において、層間絶縁膜を形成する工程と、前記層間絶縁膜に前記配線を埋め込む工程と、を備え、前記層間絶縁膜を形成する工程は、シリコン炭化膜を含む複数の膜を形成する工程を備え、前記シリコン炭化膜を含む複数の膜を形成する工程は、形成されたシリコン炭化膜に、窒素イオンまたは窒素化合物イオンを少なくとも含むガスパラズマを照射する工程を備えるようになっている。

【0021】本発明の請求項 4 に係る課題解決手段は、請求項 3 に記載の半導体装置の製造方法において、前記シリコン炭化膜を含む複数の膜を形成する工程は、窒素イオンまたは窒素化合物イオンを少なくとも含むガスパラズマを照射された薄いシリコン炭化膜を積層する工程を備えるようになっている。

【0022】

【発明の実施の形態】実施の形態 1. 図 1 ないし図 3

は、本発明の実施の形態 1 に係る半導体装置の製造工程を示す図である。図 1 ないし図 3 に従い本実施の形態に係る半導体装置の製造工程を説明する。まず、図 1 に示すように、シリコン基板 1 上に形成されたトランジスタなどの素子部（図示せず）を含む下部層間絶縁層 2 上に第一の層間絶縁層 3 および第二の層間絶縁層 4 を形成する。

【0023】その後、エッチング処理により層間絶縁層 3、4 に所定の配線パターンに対応した配線溝（凹部）を形成し、その配線溝内に所定の金属（ここでは Cu 膜）を充填した後、配線溝以外の部分の Cu 膜を CMP により除去して第一の金属配線 5 を形成する。

【0024】ここで、第一の層間絶縁層 3 には、配線 5 間の容量を低減することを目的として低誘電率層間絶縁膜が適用される。この低誘電率層間絶縁膜に適用可能な材料を例として挙げるならば、水素化シルセスキオキサン（Hydrogen Silsesquioxane）、メチルシルセスキオキサン（Methyl Silsesquioxane）、ポリアリルエーテル（Poly arylether）、ベンゾシクロブテン（Benzocyclobutene）、ポリテトラフロロエチレン（Polytetrafluoroethylene）やポーラスシリカであるキセロゲル（Xerogel）、エアロゲル（Aerogel）などの回転塗布法で形成される材料や、フッ素化シリコン酸化膜（SiOF 膜）、フッ素化アモルファスカーボン（CF 膜）、パリレン（Parylene）、炭化シリコン酸化膜（SiOC 膜）などの CVD 法（Chemical Vapor Deposition、化学気相成長法）で形成される材料などが適用可能である。このように形成される低誘電率層間絶縁膜の比誘電率は、1.8～3.0 程度の値である。実際には、本実施の形態実施例では、ポリアリルエーテルを回転塗布法で成膜したポリアリルエーテル（PAE）膜を第一の層間絶縁層 3 として使用した。この膜は、炭素、酸素、水素を主成分とする有機物である。

【0025】また、ハードマスク膜となる第二の層間絶縁層 4 にはプラズマ CVD 法で成膜したシリコン炭化膜を適用した。第一の金属配線 5 の形成に使用するプロセスは、前述の従来技術に係る金属配線 15 の場合と同様である。

【0026】次に、図 2 に示すように、第二の層間絶縁層 4 および第一の金属配線 5 の面上に第三の層間絶縁層（第三の層間絶縁層）6 a を形成する。本実施の形態では、前述の従来技術に係る第三の層間絶縁層 16 の場合と同様にプラズマ CVD 法によりシリコン炭化膜を増積した。

【0027】その後、膜質改善を目的としたプラズマ処理を行う。この処理は、シリコン炭化膜である第三の層間絶縁層 6 a の成膜後、大気圧に戻す連続で行ってもよいし、大気圧に戻してから行ってもよい。プラズマ処理は、次のようにして行われる。まず、アンモニア、あるいはそのアンモニアに窒素、アルゴン、ヘリウムなど

の希釈ガスを混合した混合ガスを生成する。続いて、その原料ガス（ここでは混合ガスを用いる）を反応室に導入し、1～5 Torr（1.33～6.65 Pa）の圧力に調整する。その状態で反応室内にある平行平板電極の上部電極に高周波電力を印加しプラズマ 7（図 3 参照）を発生させる。高周波電力は、一般的には 500 W くらい必要である。このように発生させたプラズマ 7 を、図 3 に示すように、基板ステージ（下部電極になる）上に設置したウエハ基板表面の第三のシリコン炭化膜（6 a）に照射し、その膜質を改善する。ここでは、この膜質が改善されたシリコン炭化膜によって形成される第三の層間絶縁層を符号 6 b を用いて表し、膜質改善前の第三の層間絶縁層 6 a と区別している。なお、プラズマ処理の際の基板ステージ温度は 300～400℃に設定される。

【0028】上記のようなプラズマ処理を行ったシリコン炭化膜（6 b）のリーク電流は、図 4 のグラフ G1、G11 に示すようにプラズマ処理なしの場合と比較して減少しており、1.5 V 印加時では、ほぼシリコン窒化膜（グラフ G12 参照）と同等の値まで減少している。ここで、図 4 に示すグラフ G11、G12 は、前述の図 1 に示すグラフ G11、G12 と同一である。

【0029】以上のように、本実施の形態によれば、第一の金属配線 15 の周囲に設けられる第三の層間絶縁層 6 b が、窒素・アンモニア・酸素・アンモニアイオン（窒素化合物イオン）を含むガスプラズマが照射されて膜質改善されたシリコン炭化膜によって形成されているため、第三の層間絶縁層 6 b の膜質を改善して金属配線 15 からのリーク電流を低減することで、デバイスの誤動作を引き起こすクロストークの問題を防止することができる。

【0030】実施の形態 2。図 5 および図 6 は、本発明の実施の形態 2 に係る半導体装置の製造工程を示す図である。なお、本実施の形態に係る半導体装置が前述の実施の形態 1 に係る半導体装置と実質的に異なる点は、第三の層間絶縁層 6 c の構成および製法が異なる点のみであり、互に対応する部分には同一の参照符号を付して説明を省略する。

【0031】本実施の形態に係る半導体装置では、第三の層間絶縁層 6 c が、図 6 に示すようにプラズマ処理により膜質改善された複数層（ここでは 5 層）の薄いシリコン炭化膜 6 d が積層されて構成されている。このような第三の層間絶縁層 6 c は、シリコン炭化膜の成膜とプラズマ処理を交互に複数回繰り返すことにより形成される。本実施の形態では、プラズマ処理された膜厚 10 nm のシリコン炭化膜 6 d を 5 回積層することで膜厚 50 nm の 5 層構造のシリコン炭化膜 6 c を形成している。

【0032】ここで、プラズマ処理による膜質改善の効果は、ガスプラズマ中に存在するアンモニアイオン、窒素イオンによるイオン衝撃、あるいはアンモニアイオ

ン、窒素イオンのシリコン炭化膜中への注入によって起こると考えられる。そのため、シリコン炭化膜表面近傍にはプラズマ処理により窒素原子が打ち込まれていると考えられる。また、このような観点から、プラズマ処理の効果は、プラズマと接する膜表面近傍ほど大きいと考えられる。

【0033】 によって、本実施の形態によれば、前述の実施の形態1と同様に第三の層間絶縁膜6cのリーク電流抑制に対する膜質改善効果が得られるとともに、積層構造を有する第三の層間絶縁膜6cが、薄いシリコン炭化膜6dの成膜とそのシリコン炭化膜6dへのプラズマ処理とを交互に複数回繰り返して形成されているため、各薄いシリコン炭化膜6dにてプラズマ処理による膜質改善効果を効率的に得ることができ、その結果、第三の層間絶縁膜6c全体でリーク電流に対するより大きな膜質改善効果を得ることができ。

【0034】 実施の形態3。次に、本発明に係る実施の形態3に係る半導体装置について説明する。

【0035】 前述の実施の形態1および実施の形態2では、第三の層間絶縁膜6b、6cについて同様なプラズマ処理による膜質改善を行ったが、実施の形態3として、第二の層間絶縁膜4についてプラズマ処理による膜質改善を行うようにしてもよい。あるいは、前述の従来技術に係る第五の層間絶縁膜18あるいは第七の層間絶縁膜20について同様なプラズマ処理による膜質改善を行うようにしてもよく、さらには、前述の従来技術に係る第二、第三、第五および第七の層間絶縁膜14、16、18、20のうちの一部または全部の膜14、16、18、20に対して同様なプラズマ処理による膜質改善を行うようにしてもよい。この場合、膜質改善を行う各膜4、14、16、18、20は、前述の実施の形態1に係る第三の層間絶縁膜6bのように単層構造としてもよく、あるいは実施の形態2に係る第三の層間絶縁膜6cのように積層構造としてもよい。また、この場合、第四ないし第七の層間絶縁膜17〜20が、本発明に係る第三の層間絶縁層に対応している。

【0036】 によって、本実施の形態においても、プラズマ処理による膜質改善により層間絶縁膜4、14、16、18、20のリーク電流抑制効果を得ることができる。

【0037】

【発明の効果】 請求項1に記載の発明に係る半導体装置によれば、層間絶縁膜に含まれるシリコン炭化膜が、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射されているため、シリコン炭化膜の膜質を改善して金属配線からのリーク電流を低減することでき、デバイスの誤動作を引き起こすクロストークの問題を防止することができる。

【0038】 請求項2に記載の発明に係る半導体装置によれば、シリコン炭化膜が、窒素イオンまたは窒素化合

物イオンを少なくとも含むガスプラズマを照射された薄いシリコン炭化膜を積層して形成されているため、シリコン炭化膜を構成する各薄いシリコン炭化膜にて、プラズマ処理による膜質改善効果を効率的に得ることができ、その結果、シリコン炭化膜全体でより大きな膜質改善効果を得ることができる。

【0039】 請求項3に記載の発明に係る半導体装置の製造方法、層間絶縁膜に含まれるシリコン炭化膜が、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射されているため、シリコン炭化膜の膜質を改善して金属配線からのリーク電流を低減することでき、デバイスの誤動作を引き起こすクロストークの問題を防止することができる。

【0040】 請求項4に記載の発明に係る半導体装置の製造方法によれば、シリコン炭化膜が、窒素イオンまたは窒素化合物イオンを少なくとも含むガスプラズマを照射された薄いシリコン炭化膜を積層して形成されているため、シリコン炭化膜を構成する各薄いシリコン炭化膜にて、プラズマ処理による膜質改善効果を効率的に得ることができ、その結果、シリコン炭化膜全体でより大きな膜質改善効果を得ることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1に係る半導体装置の製造工程を示す図である。

【図2】 本発明の実施の形態1に係る半導体装置の製造工程を示す図である。

【図3】 本発明の実施の形態1に係る半導体装置の製造工程を示す図である。

【図4】 図1の製造工程によって形成されたシリコン炭化膜における印加電圧とリーク電流との関係をグラフ化した図である。

【図5】 本発明の実施の形態2に係る半導体装置の製造工程を示す図である。

【図6】 本発明の実施の形態2に係る半導体装置の製造工程を示す図である。

【図7】 従来技術に係る一般的な埋め込み銅配線製造工程を示す模式図である。

【図8】 従来技術に係る一般的な埋め込み銅配線製造工程を示す模式図である。

【図9】 従来技術に係る一般的な埋め込み銅配線製造工程を示す模式図である。

【図10】 従来技術に係る一般的な埋め込み銅配線製造工程を示す模式図である。

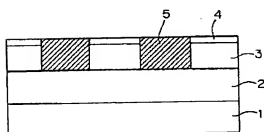
【図11】 従来技術に係る製造工程によって形成されたシリコン炭化膜における印加電圧とリーク電流との関係をグラフ化した図である。

【符号の説明】

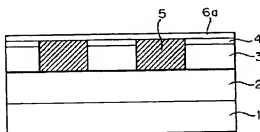
1 シリコン基板、2 下部層間絶縁層、3 第一の層間絶縁膜、4 第二の層間絶縁膜、5 第一の金属配線、6a 膜質改善前の第三の層間絶縁膜、6b膜質改

善後の第三の層間絶縁膜、6c 第三の層間絶縁膜、6 d 薄いシリコン炭化膜。

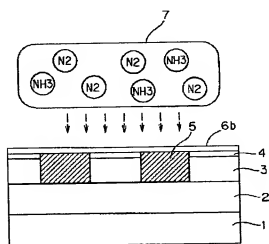
【図1】



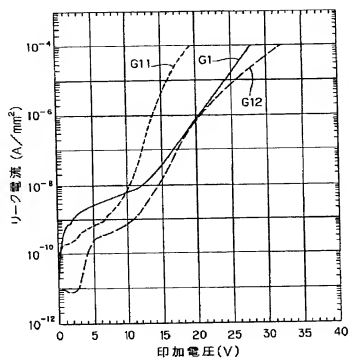
【図2】



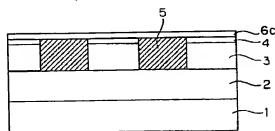
【図3】



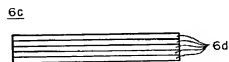
【図4】



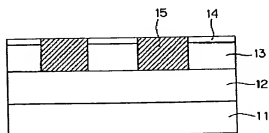
【図5】



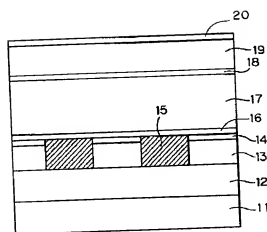
【図6】



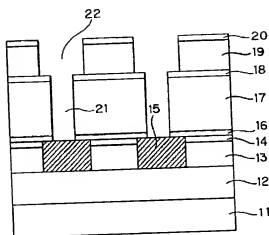
【図7】



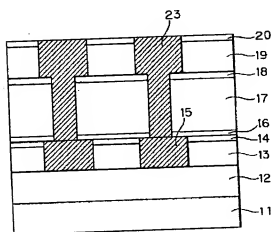
【図8】



【図9】



【図10】



【図11】

